

Michael Herfurth
 Horst Pelka
 Helmut Rabl
 Werner Schott

Beschaltung von SIPMOS-Transistoren

SIPMOS®-Transistoren sind bekannt für ihre hervorragenden Eigenschaften. Hohe Schaltleistung, kurze Schaltzeiten, hohe Grenzfrequenz, parallel schaltbar, keine Speicherzeiten, linearer Kennlinienverlauf sind einige wesentliche Merkmale. Deshalb ist es zweckmäßig, bei der Anwendung einigen Gesichtspunkten besondere Aufmerksamkeit zu schenken. Dazu gehören das Anlegen der Betriebsspannung und Maßnahmen gegen Überspannungen.

Anlegen der Speisespannung an eine Schaltung mit SIPMOS-Transistoren

Bild 1 zeigt einen SIPMOS-Transistor in der Darstellung seines Ersatzschaltbildes (grün unterlegt) mit einem Lastwiderstand R_L im Drainkreis. Die Speisespannung wird über den Schalter S1 angelegt. Bei geöffnetem Schalter ist an allen Kapazitäten zunächst keine Spannung vorhanden. In diesem Arbeitspunkt ist die spannungsabhängige Millerkapazität C_{Mi} sehr groß, während die Gate-Source-Kapazität C_{GS} viel kleiner als C_{Mi} und völlig spannungsunabhängig ist.

Schließt man den Schalter und ist das Gate offen oder hochohmig angeschlossen, so lädt sich die Gate-Source-Kapazität über die viel größere Millerkapazität schnell auf. Steigt die Gate-Spannung bei diesem Aufladevorgang über den Schwellwert von typisch 3 V hinaus an, so wird der Transistor leitend (Bild 2). Dies geschieht in um so stärkerem Maße, je höher die Drain-Spannung (bzw. die Speisespannung)

ist. Bereits eine Drainspannung von 30 V genügt, um den Transistor leitend zu schalten. Hohe Speisespannungen können bei dieser Beschaltung den Transistor bereits beim Einschalten durch thermische Überlastung oder durch Überschreiten der zulässigen Gate-Source-Spannung zerstören. Dies läßt sich dadurch vermeiden, daß man zwischen Gate und Source einen Widerstand R_i schaltet (Bild 3) oder den SIPMOS-Transistor niederohmig ansteuert. Der Widerstand muß so klein sein, daß die Gatespannung beim Einschaltvorgang den Schwellwert von typisch 3 V nicht übersteigt.

Der Einschaltstrom fließt nun von der Millerkapazität vor allem durch den Widerstand R_i und nicht mehr durch die Gate-Source-Kapazität C_{GS} . Weitere Verbesserung bringt ein RC-Glied (R_V, C_V) in der Speisespannungsleitung (Bild 4). Dieses RC-Glied wird in den meisten Schaltungen ohnehin zur Siebung des Netzbrumms

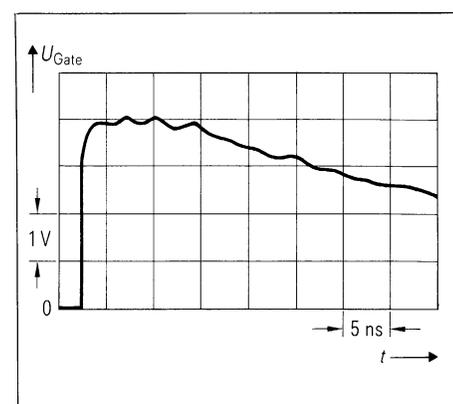


Bild 2 Verlauf der Gate-Spannung beim Anlegen einer Speisespannung von 30 V an die Drain-Source-Strecke

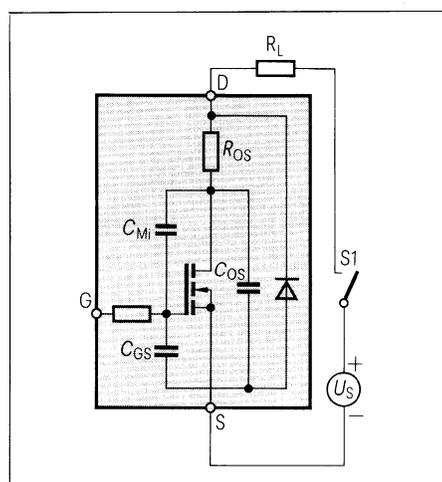


Bild 1 SIPMOS-Transistor mit offenem Gate-Anschluß

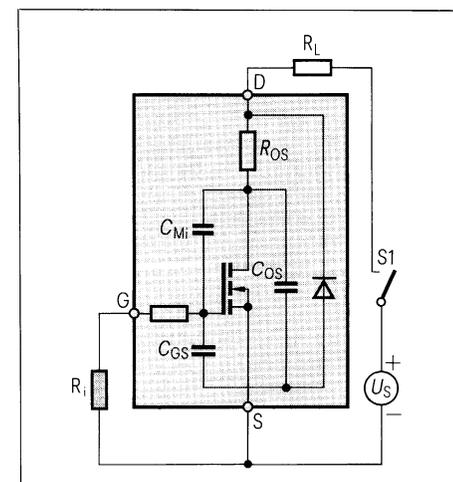


Bild 3 Schaltung mit Gate-Source-Widerstand

Dipl.-Ing. Michael Herfurth,
 Obering. Horst Pelka,
 Dipl.-Ing. Helmut Rabl,
 Dipl.-Ing. (FH) Werner Schott,
 Siemens AG, Bereich Bauelemente,
 Anwendungstechnik, München

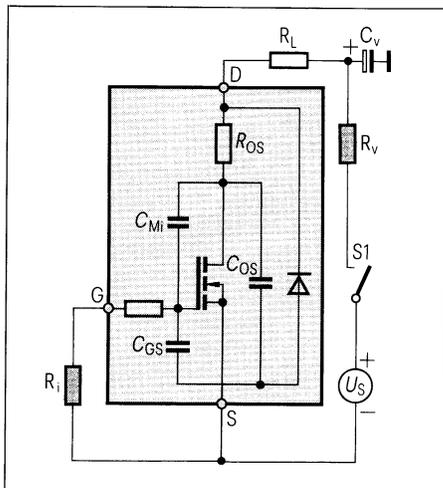


Bild 4 SIPMOS-Transistor, Schaltung mit RC-Schutzglied

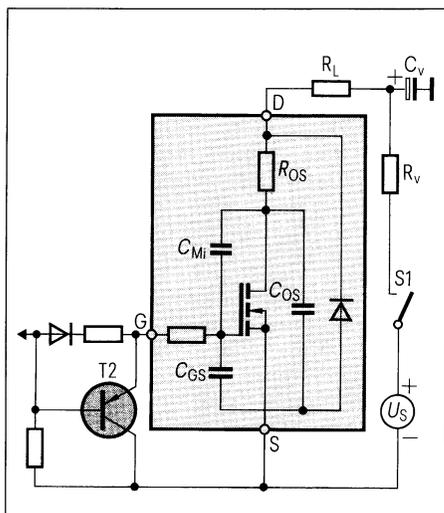


Bild 5 Schaltung für hochohmige SIPMOS-Ansteuerung

und zur Unterdrückung von Störspannungsspitzen aus dem Netz benötigt. Es verflacht den Anstieg der Speisespannung beim Einschalten und sollte auch im Hinblick auf diese Funktion dimensioniert sein. Dadurch kann der Widerstand R_i gegenüber der Schaltung nach Bild 3 hochohmiger ausgelegt werden, was wiederum der wirkleistungsarmen Ansteuerung des SIPMOS-Transistors zugute kommt.

Will man auf eine hochohmige Ansteuerung nicht verzichten, kann das unerwünschte Aufsteuern des SIPMOS-Transistors auch durch andere Schaltungsmaßnahmen verhindert werden (siehe Bild 5): In den meisten Fällen ist der Transistor T2 bereits in der Ansteuerschaltung vorhanden. Seine Funktion beim Einschalten ist folgende: Sobald die Basis-Emitter-Schwellenspannung des Transistors T2 überschritten ist, wird er leitend und da diese Spannung etwa 0,7 V kleiner ist als die Schwellenspannung des SIPMOS-Transistor solange gesperrt, bis eine positive Eingangsspannung den Transistor T2 sperrt.

Alle drei Schaltungen nach den Bildern 3 bis 5 verhindern also, daß SIPMOS-Transistoren beim Einschalten der Speisespannung leitend gesteuert werden.

Unterspannungsabschaltung

Oft werden Schalttransistoren dadurch zerstört, daß die Schaltung in einen

Betriebszustand gerät, bei dem der Schalttransistor im eingeschalteten Zustand nicht voll durchgesteuert ist. Dies gilt in gleicher Weise für bipolare wie für MOS-Transistoren. Während die Entwickler bei der Dimensionierung bipolarer Schaltungen in der Regel mit dieser Anforderung vertraut sind und deshalb den Transistor mit genügend Reserven ansteuern, wird bei der nahezu verlustleistungsfreien Ansteuerung von MOS-Transistoren dieser Anforderung oft nicht genug Augenmerk geschenkt. Da SIPMOS-Transistoren sehr hohe Ströme schalten können, gerät der Transistor bei ungenügender Steuerspannung sehr leicht in einen Betriebszustand, bei dem seine maximal zugelassene Verlustleistung überschritten wird. Es ist daher beim Entwurf einer Schaltung unbedingt darauf zu achten, daß eine Abschaltvorrichtung vorgesehen wird, die bei zu geringer Speisespannung der Steuerlogik die Ansteuerung des Transistors abschaltet. Bei unseren integrierten Steuerschaltungen für Schaltnetzteile der Familie TDA 47.. ist ein solcher Unterspannungsschutz integriert, so daß SIPMOS-Transistoren bei Verwendung dieser Steuerbausteine geschützt sind. Werden andere Ansteuerschaltungen verwendet, so muß unbedingt ein solcher Unterspannungsschutz vorgesehen werden, damit die SIPMOS-Schaltung zuverlässig arbeitet. Allgemein sollten Steuerschaltungen immer so ausgelegt sein, daß erst

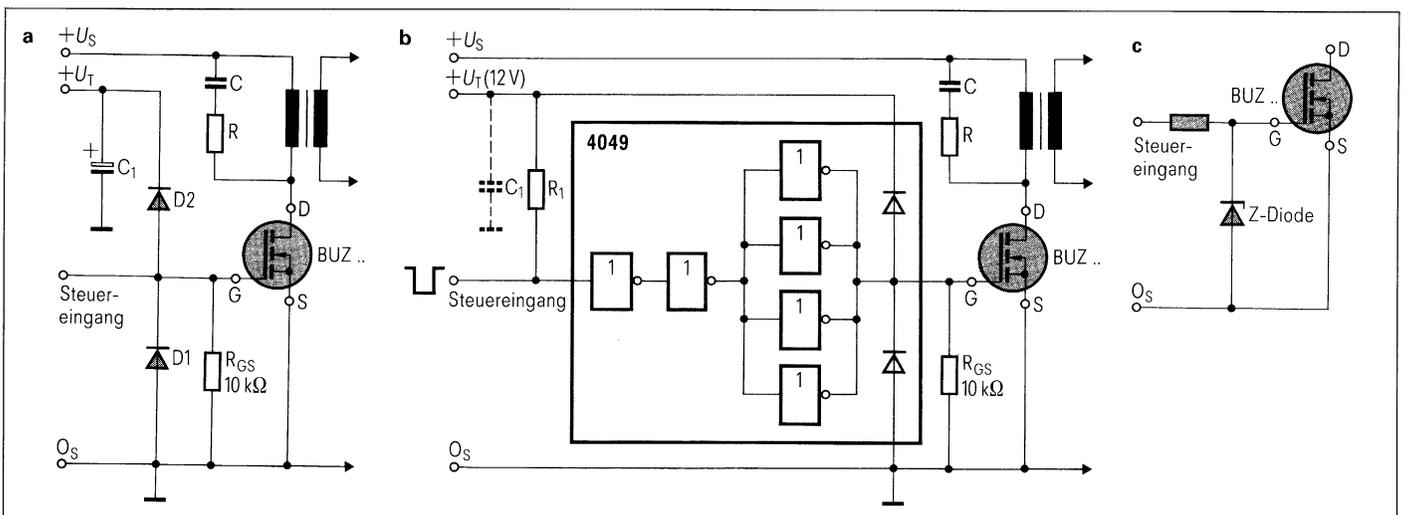


Bild 6 SIPMOS-Transistor-Schutzbeschaltungen

a Gate-Schutzbeschaltung mit Dioden

b Gate-Schutzbeschaltung mit integrierten MOS-Dioden in der Ansteuer-IS

c Gate-Schutzbeschaltung mit Z-Diode

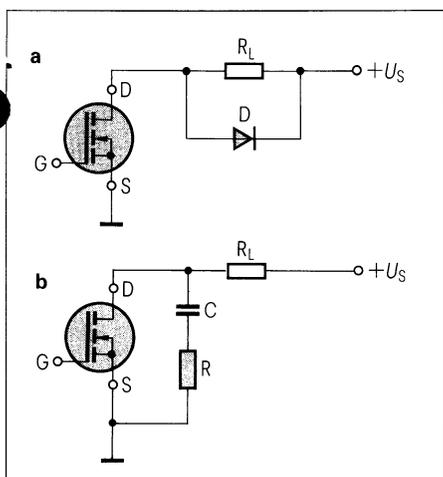


Bild 7 SIPMOS-Transistor-Schutzbeschaltungen
 a Drain-Schutzbeschaltung mit Freilaufdiode
 b Drain-Schutzbeschaltung mit RC-Glied

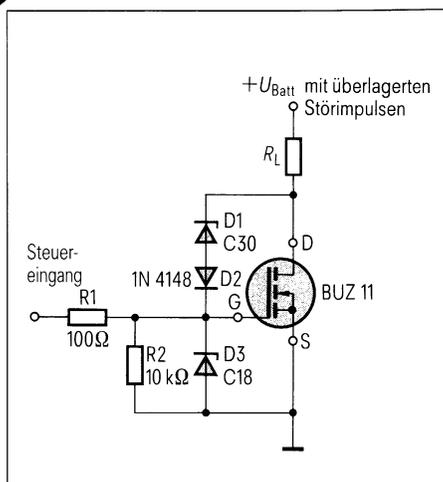


Bild 8 SIPMOS-Transistor-Schutzbeschaltung mit Z-Diode und Normaldiode

dann der SIPMOS-Transistor eingeschaltet wird, wenn die Steuerschaltung voll funktionsfähig ist.

Maßnahmen gegen Überschreiten der zulässigen Gate-Source-Spannung

Laut Datenblatt sind zwischen Gate und Source maximal ± 20 V zugelassen. Ein Überschreiten dieser Spannung führt zur Zerstörung der dünnen Oxidschicht. Als einfache, doch sehr wirkungsvolle Schutzschaltung hat sich die Anschaltung zweier Dioden nach **Bild 6 a** erwiesen. Die untere Diode D_1 verhindert, daß am Gate negative Spannungen größer als 1 V zustande kommen. Diode D_2 bewirkt, daß die positive Spannung am Gate maximal 1 V höher ist als die Betriebsspannung

der Steuerlogik U_T . Sinnvoll ist es, die Spannung U_T mit einem Kondensator unmittelbar an den Dioden D_1 und D_2 abzublocken, damit U_T auch bei höheren Frequenzen eine niederohmige Begrenzung darstellt. Gegenüber anderen Lösungen haben die Dioden den Vorteil, daß sie relativ schnell schalten.

Bei Verwendung von CMOS-Invertern zur Ansteuerung des SIPMOS-Transistors (**Bild 6 b**) sind diese beiden Dioden bereits als Schutzdioden im Baustein integriert.

Entsprechend **Bild 6 c** besteht auch die Möglichkeit, eine Z-Diode und einen Vorwiderstand an das Gate anzuschließen. In positiver Richtung wird die Z-Diode bei ihrer Z-Spannung leitend, in negativer Richtung wirkt sie wie eine normale Diode in Flußrichtung. Nachteilig ist die hohe Eigenkapazität der Z-Diode sowie die Tatsache, daß sie relativ langsam schaltet.

Jede der drei voranstehend beschriebenen Maßnahmen wirkt sowohl gegen Überspannungen von seiten der Ansteuerschaltung als auch gegen induzierte Überspannungen aus der Gesamtschaltung.

Maßnahmen gegen Überschreiten der zulässigen Drain-Source-Spannung

Entsprechend der Speisespannung ist die Sperrspannung des SIPMOS-Transistors zu wählen. Dabei müssen Überspannungen der Speisespannung, hervorgerufen durch Netzüberspannung oder durch Toleranzen der Bauteile im Netzteil, berücksichtigt werden. Induktive Lasten verursachen zusätzlich induzierte Spannungen, die im einfachsten Fall durch eine Leerlaufdiode nach **Bild 7 a** oder ein RC-Glied nach **Bild 7 b** oder mittels einer Kombination aus beiden beseitigt werden müssen. Eine wichtige Rolle spielt dabei der individuelle Aufbau mit seinen Leitungs- und Streuinduktivitäten. Auch Schaltgeschwindigkeit und Schaltfrequenz sind bei der Dimensionierung zu berücksichtigen. An dieser Stelle kann jedoch nur ganz allgemein auf die Notwendigkeit der sorgfältigen Beachtung dieser Parameter hingewiesen werden.

In Bordnetzen von Kraftfahrzeugen treten Überspannungen und Störspannungsspitzen auf. Zum Schutz des SIP-

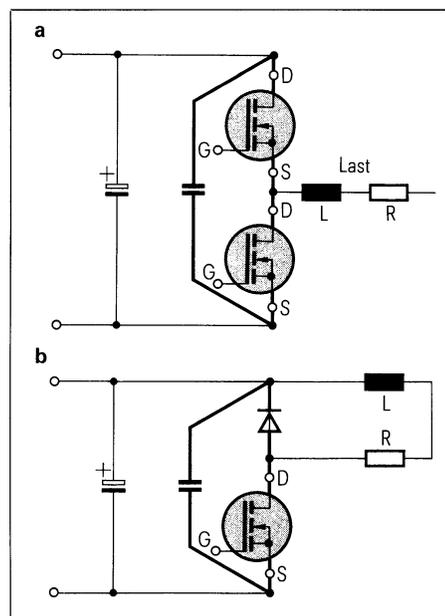


Bild 9 Beschaltung mit Kondensator. Die in den Bildern dick gezeichneten Verbindungen sollten in einer Schaltung möglichst kurz ausgelegt sein

MOS-Transistors wird hier zusätzlich zwischen Gate und Drain eine Z-Diode D_1 in Reihe mit einer normalen Diode D_2 eingefügt (**Bild 8**).

Zweckmäßigerweise betreibt man einen SIPMOS-Transistor in solchen störbeeinflussten Netzen mit einer Z-Diode D_3 zwischen Gate und Source. Im eingeschalteten Zustand können die Störspannungsspitzen dem Transistor nicht schaden, da sie nur am Lastwiderstand anliegen. Bei gesperrtem Transistor erfolgt in einer Schaltung nach **Bild 8** die selbsttätige Ansteuerung des Transistors, sobald die Drain-Source-Spannung die Summe aus Z-Spannung von D_1 , Schwellenspannung von D_2 und Gate-Source-Schwellenspannung übersteigt. Man erzielt dadurch ein definiertes Avalanche-Verhalten des Transistors, muß allerdings die auftretenden Verluste berücksichtigen.

Bei vielen Anwendungsschaltungen, wie z. B. Halbbrückenanordnungen, treten, durch Leitungsinduktivitäten verursacht, beim schnellen Sperren der SIPMOS-Transistoren Spannungserhöhungen auf. Diese lassen sich dadurch verhindern, daß ein Aufbau mit kurzen Verdrahtungslängen gewählt und die Betriebsspannung unmittelbar an den Schalttransistoren durch einen impulsbelastbaren Kondensator abgeblockt wird (**Bild 9**).