

BU9500K

FDD 用コントローラ FDD Controller

BU9500Kは、5V単一電源で動作可能なFDD用コントローラICです。

3インチ、3.5インチ、5.25インチ、8インチすべてのフロッピーディスクに対応し、BA6580DK(フロッピーディスク用リード/ライトIC)と組合せて使用できます。

The BU9500K is a 5V single power supply FDD controller.

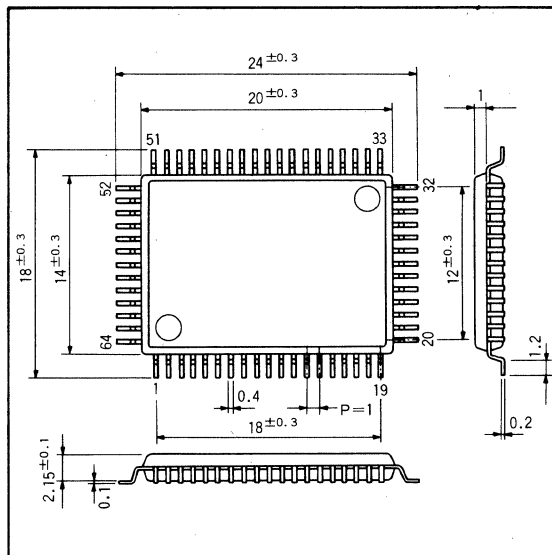
● 特長

- 1) フロッピーディスク用ICで1チップにステップモータコントロール、スピンドルモータON/OFFコントロール、書き込みコントロール、ヘッドロードコントロール、LEDコントロール、読み出しコントロール用のロジック回路を内蔵している。
- 2) 5V単一動作可能で+20%~10%の電圧変動に対して動作可能である。
- 3) 各種のステップモータの駆動方法を切換えることが可能である(2相励磁、1-2相励磁等)。
- 4) ステップモータのパワーコントロール出力をもつ。
- 5) トラックカウンタを内蔵し、書き込み電流もしくはフィルタの切換え用の信号を出力する。
- 6) パワーオン時にリキャリブレーションを可能とする。
- 7) イレースタイムを機種によって切換え可能とする。
- 8) ヘッドロード駆動のパワーセーブ回路を有する。
- 9) インユースLEDの各種点灯モードをもつ。
- 10) チャッキング時にモータを回転する。
- 11) ディスクチェンジ機能をもつ。
- 12) レディタイミング作成回路をもつ。

● 用途

フロッピーディスクドライブ

● 外形寸法図/Dimension (Unit mm)



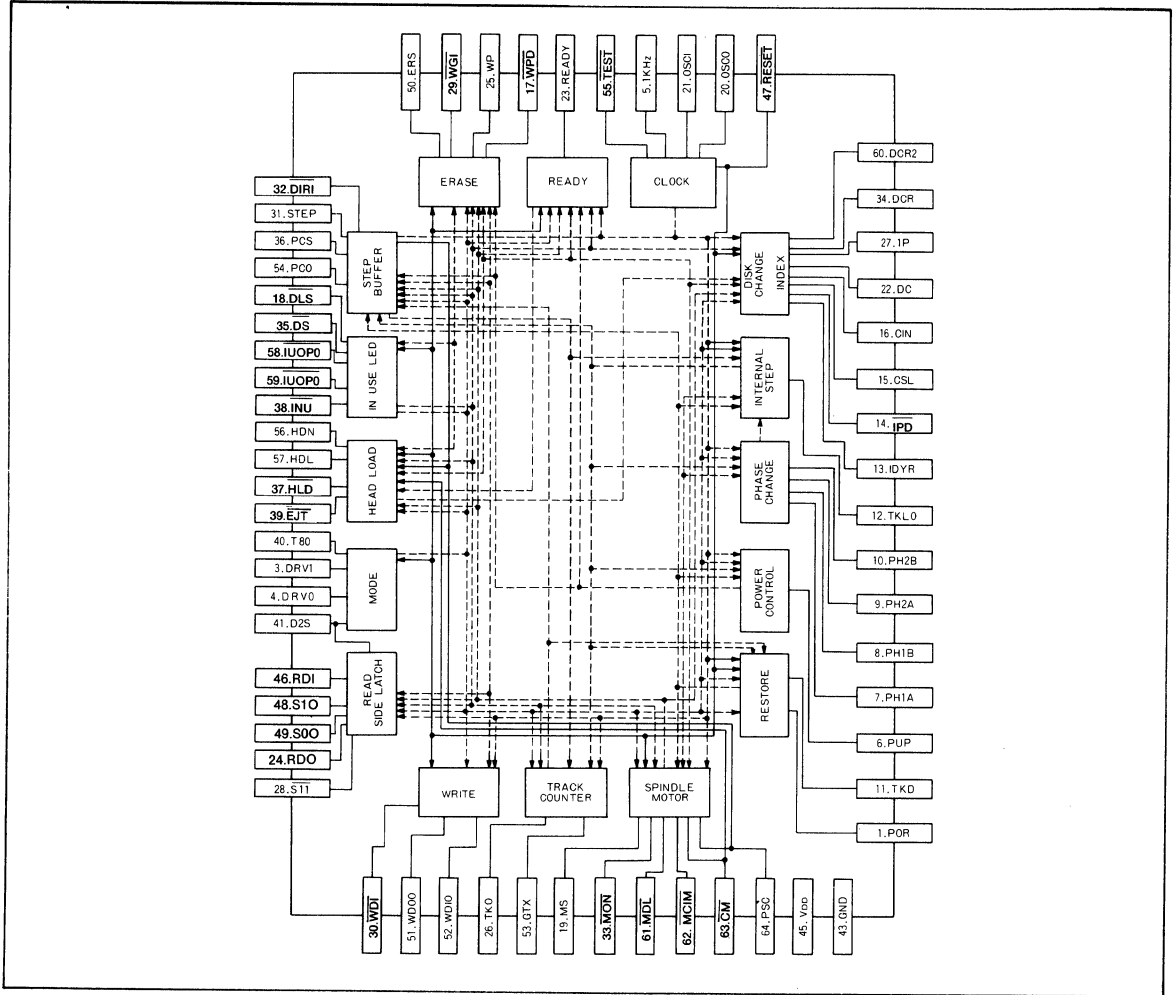
● Features

- 1) An IC to drive a floppy disc, and contains step motor control circuit, spindle motor ON/OFF control circuit, write control circuit, head load control circuit, LED control circuit and logic circuit for read control.
- 2) Driven by 5V single power supply, and can operated in the voltage fluctuation of +20%~10%.
- 3) Switches driving methods of various step motors, for examples, 2-phase excitation method, 1-2 phase excitation method, etc.
- 4) Provided with power control output of the step motor.
- 5) Built-in with a track counter, and puts out signals for write current or switching filter.
- 6) Enables to re-calibrate at power ON.
- 7) Enables to switch an erase time according to kind of the equipment.
- 8) Provided with a power saving circuit for head load driving.
- 9) Various lighting modes of in-use LEDs.
- 10) It revolve a motor at chucking.
- 11) Disc change function.
- 12) Ready timing making circuit.

● Applications

Floppy disc Drive

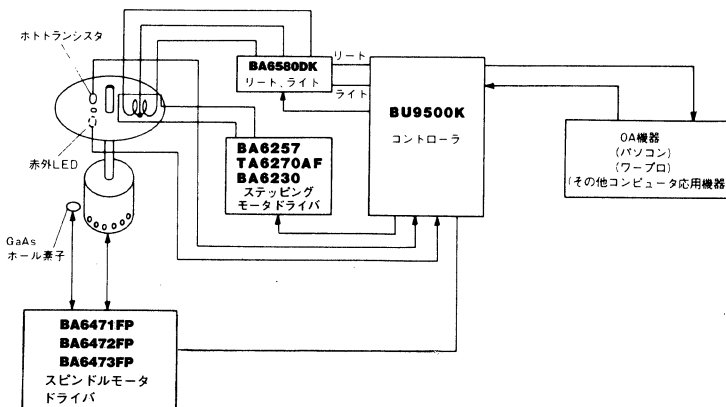
● ブロックダイアグラム/Block Diagram



OA機器用

FDD

● フロッピーディスクドライブユニット ブロック図



● 絶対最大定格 / Absolute Maximum Ratings (Ta=25°C)

Parameter	Symbol	Limits	Unit
電源電圧	V _{DD}	7.0	V
許容損失	P _d	500 *	mW
動作温度範囲	T _{opr}	-25~75	°C
保存温度範囲	T _{stg}	-55~125	°C
入力端子電圧	V _{IN}	V _{SS} -0.5 ~ V _{DD} +0.5	V

* Ta=25°C以上で使用する場合は、1°Cにつき5mWを減じる

● 推奨動作条件 / Recommended Operating Conditions (Ta=25°C)

Parameter	Symbol	Min.	Typ.	Max.	Unit
電源電圧	V _{DD}	—	5.0	—	V

● 電気的特性 / Electrical Characteristics (Ta=25°C V_{DD}=5.0V)

Parameter	Symbol	Min.	Typ.	Max.	Unit	Conditions	Test Circuit
インデックスタイミング範囲 1	T ₁	9.0	10.1	11.0	μs	C=0.01 μF, FR=1.0kΩ *1	Fig.1
インデックスタイミング範囲 2	T ₂	3.0	3.7	—	ms	C=0.1 μF, FR=50kΩ *1	Fig.1
発振器デューティ比	A _{CLK}	30	52.5	70	%	C=20pF ±30% R=5.1kΩ ±10% *1	Fig.2
発振周波数	f _{CLK}	0.98f	f *3	1.02f	MHz	C=20pF ±30% R=5.1kΩ ±10% *1	Fig.3
素子ディレイ	T _{DI}	0	0	10	ns		*2 Fig.4
ハイレベル入力電圧1	V _{I1H}	2.0	—	—	V	TTL入力	Fig.5
ローレベル入力電圧1	V _{I1L}	—	—	0.8	V		Fig.5
ハイレベル入力電圧2	V _{I2H}	2.75	—	—	V	コンパレータ入力	Fig.6
ローレベル入力電圧2	V _{I2L}	—	—	2.25	V		Fig.6
ハイレベル入力電圧3	V _{TH}	3.0	3.5	4.0	V	シュミットトリガ入力 V ₃ = V _{TH} - V _{TL}	Fig.7
ローレベル入力電圧3	V _{TL}	1.2	1.7	2.2	V		Fig.7
ヒステリシス電圧	V ₃	0.8	1.8	2.8	V		Fig.7
DLS出力ON電圧	V _{ON}	0	0.21	1.0	V	I _{ON} = 5mA	Fig.8
DLS出力カリーク電流	I _L	—	—	5	μA	V _{DD} = 6V, V _O = 6V	Fig.9
ハイレベル出力電流	I _{OH}	-0.5	-1.79	—	mA	V _{OH} = 3.5V	Fig.10
ローレベル出力電流	I _{OL}	1.6	11.5	—	mA	V _{OL} = 0.4V	Fig.11
消費電流 1	I _{DD1}	—	5.8	10	mA	発振時 NO LOAD *1	Fig.12
消費電流 2	I _{DD2}	—	6.7	11	mA	発振時 READ時 *1	Fig.13

*1 V_{DD}=4.5~6.0V, 温度特性については実測データを添付する

*2 入力ラインのディレイの時間の繰り返しバラツキ

RD1-RD0, WD10-WD00

*3 Ta=25°C, V_{DD}=5Vでのセラロック発振周波数 f=3.0MHz~5.0MHz

● 端子配置表

端子番号	端子名	I/O	入出力形式	プルアップ抵抗	端子番号	端子名	I/O	入出力形式	プルアップ抵抗
1	POR	I	TTLレベル	1MΩ	33	MON	I	TTLレベル	1MΩ
2	N.C.	—	—	—	34	DCR	I	TTLレベル	1MΩ
3	DRV1	I	TTLレベル	1MΩ	35	DS	I	TTLレベル	1MΩ
4	DRV0	I	TTLレベル	1MΩ	36	PCS	I	TTLレベル	1MΩ
5	1kHz	O	TTLレベル	無	37	HLD	I	TTLレベル	無
6	PUP	O	TTLレベル	無	38	INU	I	TTLレベル	1MΩ
7	PH1A	O	TTLレベル	無	39	EJT	I	TTLレベル	1MΩ
8	PH1B	O	TTLレベル	無	40	T80	I	TTLレベル	1MΩ
9	PH2A	O	TTLレベル	無	41	D2S	I	TTLレベル	1MΩ
10	PH2B	O	TTLレベル	無	42	GND	—	—	—
11	TKD	I	コンパレータ	無	43	N.C.	—	—	—
12	TKLO	O	TTLレベル	無	44	N.C.	—	—	—
13	IDYR	I	アナログワンショット	無	45	VDD	—	—	—
14	IPD	I	シュミット	1MΩ	46	RDI	I	TTLレベル	1MΩ
15	CSL	O	TTLレベル	無	47	RESET	I	シュミット	無
16	CIN	I	シュミット	無	48	S1O	O	TTLレベル	無
17	WPD	I	シュミット	無	49	S0O	O	TTLレベル	無
18	DLS	O	オープンドレインTr	無	50	ERS	O	TTLレベル	無
19	MS	O	TTLレベル	無	51	WD0O		TTLレベル	無
20	OSCO	O	発振器	無	52	WD1O	O	TTLレベル	無
21	OSCI	I	発振器	無	53	GTX	O	TTLレベル	無
22	DC	O	TTLレベル	無	54	PC0	O	TTLレベル	無
23	RDY	O	TTLレベル	無	55	TEST	I	TTLレベル	1MΩ
24	RDO	O	TTLレベル	無	56	HDN	O	TTLレベル	無
25	WP	O	TTLレベル	無	57	HDL	O	TTLレベル	無
26	TKO	O	TTLレベル	無	58	IUOP1	I	TTLレベル	1MΩ
27	IP	O	TTLレベル	無	59	IUOP0	I	TTLレベル	1MΩ
28	S1I	I	TTLレベル	無	60	DCR2	I	TTLレベル	1MΩ
29	WGI	I	TTLレベル	1MΩ	61	MDL	I	TTLレベル	1MΩ
30	WDI	I	TTLレベル	1MΩ	62	MCIN	I	TTLレベル	1MΩ
31	STEP	I	TTLレベル	1MΩ	63	CM	I	TTLレベル	1MΩ
32	DIRI	I	TTLレベル	1MΩ	64	PSC	I	TTLレベル	1MΩ

● 測定回路図/Test Circuit

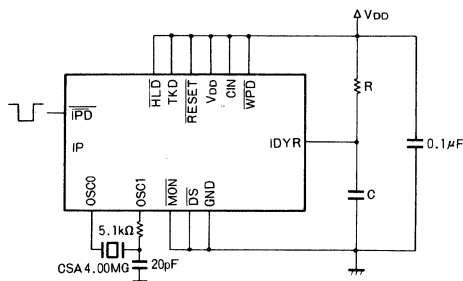


Fig. 1(a) インデクスタイミング範囲測定回路

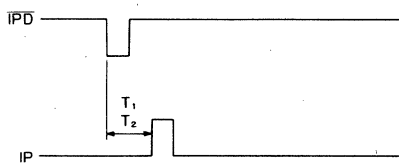


Fig. 1(b) タイミングチャート

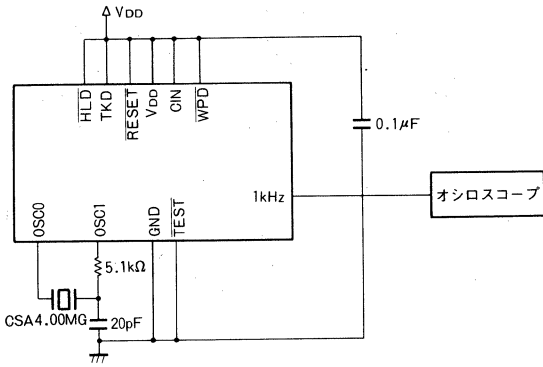
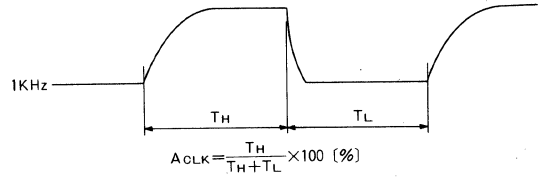


Fig.2 (a) 発振器デューティ比測定回路



TEST端子がLの場合1kHz端子からは原発振(セラロックの周波数)と同じ周波数のクロックが出力される。

Fig.2 (b) 時間の定義

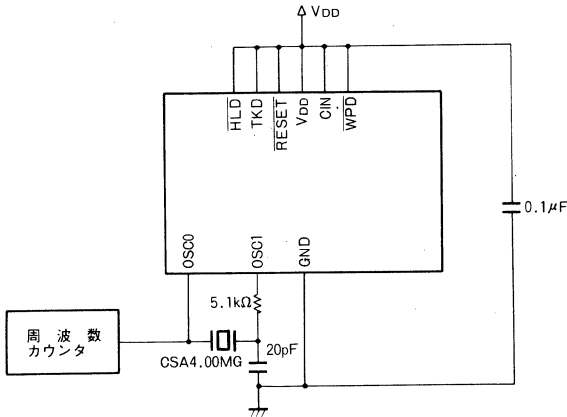


Fig.3 発振周波数測定回路

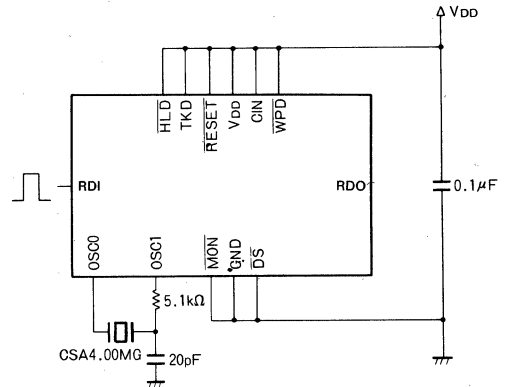


Fig.4 (a) READ DATA 素子ディレイ測定回路

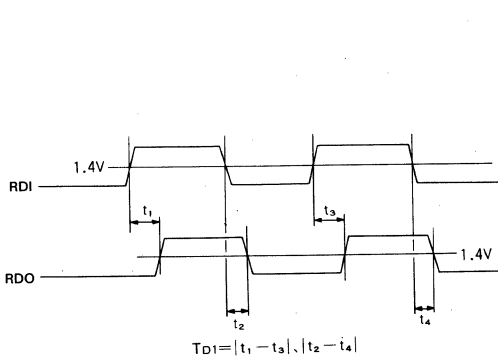


Fig.4 (b) 時間の定義

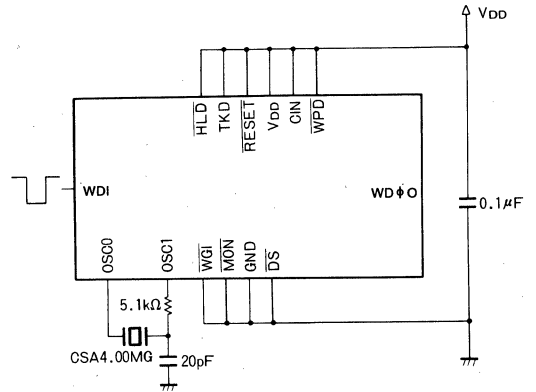


Fig.4 (c) WRITE DATA 素子ディレイ測定回路

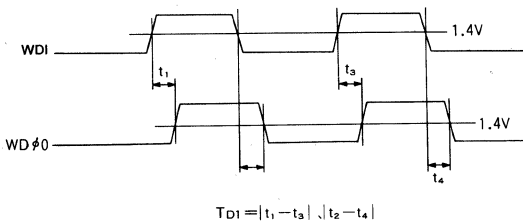
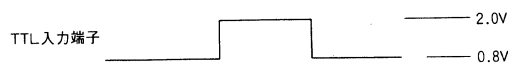


Fig.4 (d) 時間の定義



VDD=5Vで上記の入力レベルの信号で動作テストを行い正しく動作すること。

例 図6-1、2において、RDIのレベルを上記に設定しRDOが正しく出力されること。

Fig.5 入力信号

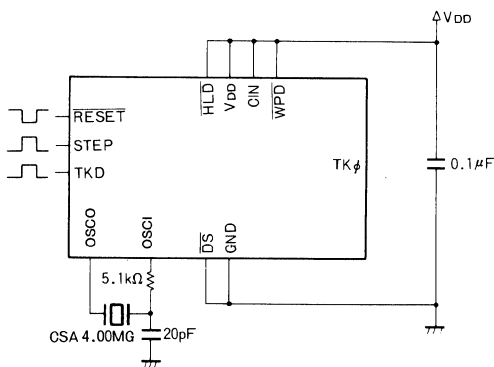


Fig.6 (a) 入力電圧2 測定回路

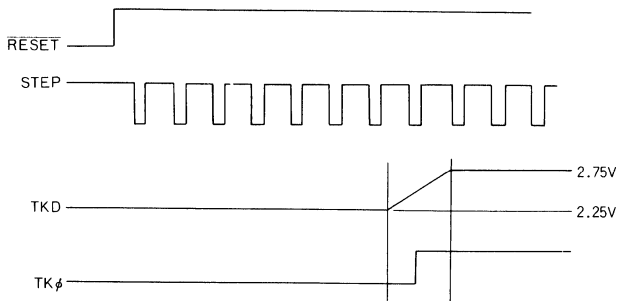


Fig.6 (b) 入出力図

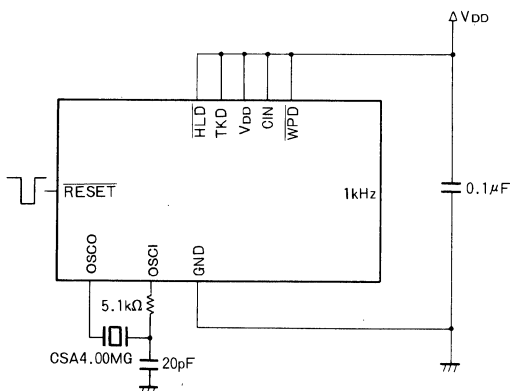


Fig.7 (a) 入力電圧3 測定回路図

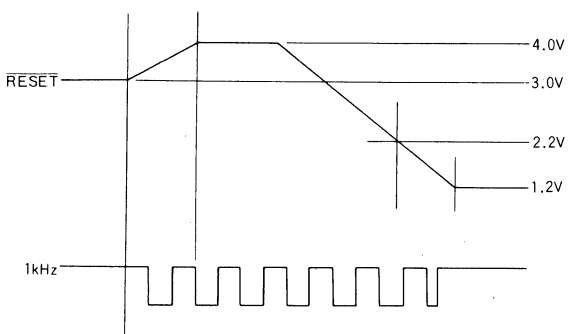


Fig.7 (b) 入出力図

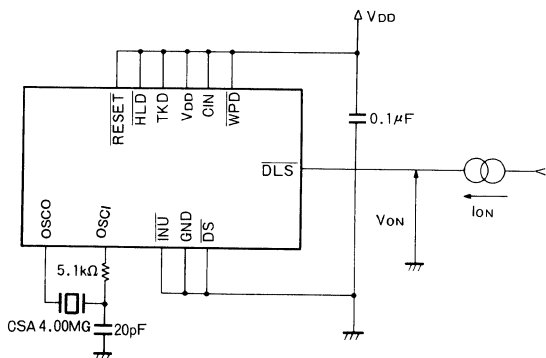


Fig.8 DLS出力ON電圧測定回路

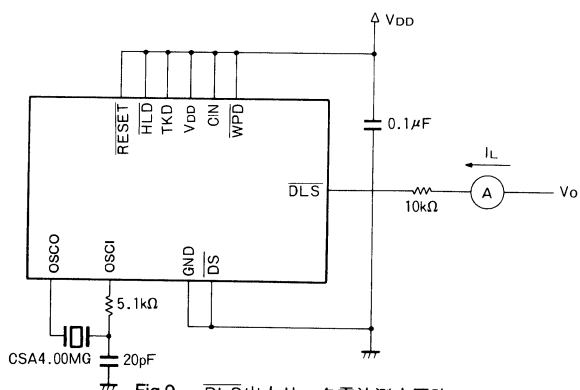


Fig.9 DLS出力リーク電流測定回路

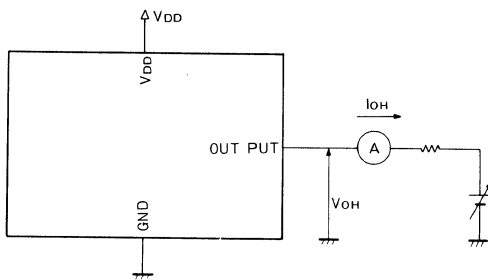


Fig.10 ハイレベル出力電流測定回路

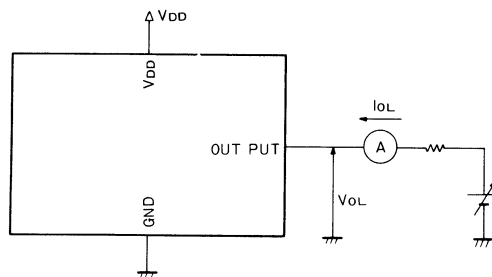


Fig.11 ローレベル出力電流測定回路

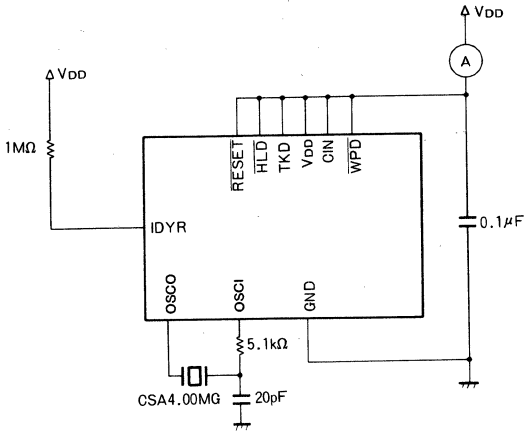


Fig.12 消費電流1 測定回路

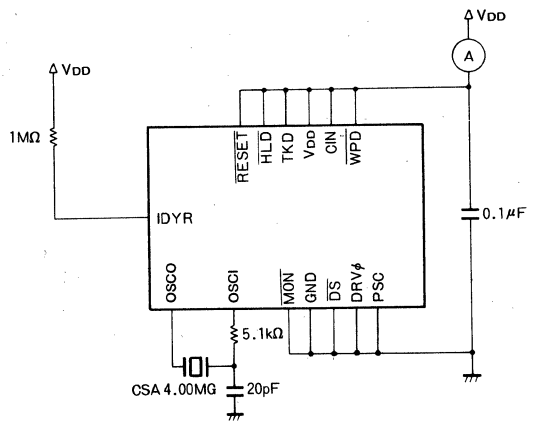


Fig.13 消費電流2 測定回路

● 動作説明

(1) SPINDLE MOTOR (Table1, Fig.14参照)

ディスクをチャッキング後回転させるモータです。

特長

- 1) パワーセーブのために、CINとMONのANDでモータ回転が可能です。
- 2) モータオン信号 (MON) は、 \overline{DS} でLATCHすることが可能です。
- 3) カセットイン直後、約300msモータを回転させ、チャッキング及びセンタリング精度を上げることが可能です。
- 4) モータの起動時、過大電流が流れるため、約300ms間、ステップモータの励磁を切ることが可能です。

*チャッキング…ディスクを所定の位置へセットすること。

*リキャリプレート…リストアと同じ意味で、電源ON時ヘッド位置をトラック00にシークし、PDCのトラックカウンタを一致させること。

Pin Name	I/O	Function
MON	I	MOTOR ON 信号
MS	O	"H"でMOTOR回転許可
MDL	I	MONをDSでLATCHする場合"L"
MCIN	I	CINとMONのANDでモータを回転させる場合"L"
\overline{CM}	I	チャッキング時にモータを300msec間回転させる場合"L"
PSC	I	パワーセットを行うとき"H"モータ起動時間中のヘッドロード静止

Table 1

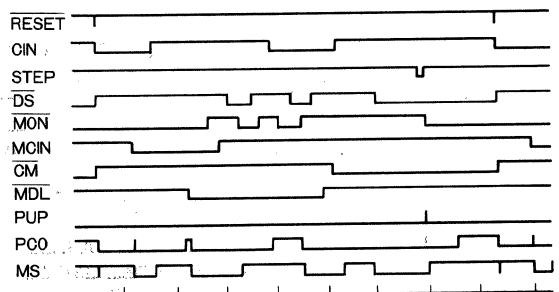
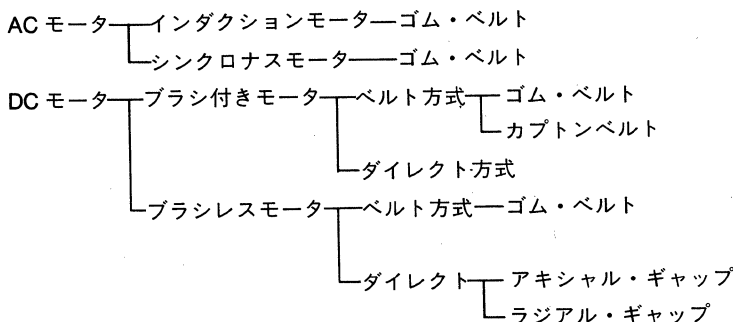


Fig.14

ディスク駆動機構の分類



(2) DISK CHANGE/(INDEX) (Table 2, Fig.15参照)

ディスクセット時に自転モータON信号等を出したり、ディスク回転を検出しトラックのスタート点を決めるためのものです。通常は、インデックスホールを検出しますが、3.5インチ等でインデックスホールのないものは、モータよりこの信号を出します。

特長

- 1) DSでDCをRESETすることが可能です。
- 2) CINの論理は、マスクで切換えることが可能です。
- 3) CINをドアディスタブとして使用する場合、センサの論理は、閉じられているときに“H”となるように設定し、DCRにはシステムロックを入れます。
- 4) CSLは、カセットセンスのタイミングを与えます。

80msecの周期で200μs間サンプリング
 AUTO LOAD時は3msecの周期で200μs間サンプリング

* ドアディスタブ…ディスクをセットしてドアを閉じることにより信号を出す。

(DISK CHANGE)/INDEX (Table3, Fig.16参照)

特長

- 1) IP出力タイミングは、電氣的に調整することが可能です。
 - 2) インデックスパルス幅は、3.4~3.6msです。
- (3) HEAD LOAD/(AUTO LOAD) (Table4, Fig.17, 18参照)
 FDDは、ディスクとヘッドを10~20gの圧力で接触し、READ/WRITE動作を行います。このためディスク及びヘッドの寿命が問題になります。READ/WRITE動作時間以外は、ディスクとヘッドを離すための機構をヘッドロード機構といいます。

メーカーによっては、スピンドルモータのON/OFFで処理しているものもあります。

特長

- 1) DRV0, DRV1の切換えにより、吸引タイプ又はノーマルタイプのソレノイド駆動ができます。
- 2) ヘッドロードの許可条件
 - a) チャッキング時のみのモータ回転以外のモータ回転時にカセットが装着されている場合。
 - b) チャッキング時のみのモータ回転以外のモータ回転時にインデックスパルスが2発入力された場合。
- 3) ヘッドロード時間は、33~36msです。
- 4) RESET中は、HEAD LOADソレノイドをパワーアップ禁止の信号がでます。

Pin Name	I/O	Function
DC	I	カセットが抜かれると“H”となり保持する
CIN	I	カセットイン信号
DCR	I	DC信号のリセット入力 ハイレベルエッジトリガ
DCR2	I	DC信号のリセット入力 ローレベルトリガ
CSL	O	ディスク検出用センサを駆動する信号

Table 2

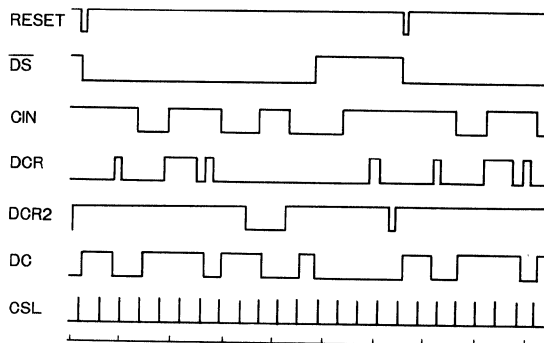


Fig.15

Pin Name	I/O	Function
IPD	I	インデックスセンサからのパルス入力 ローレベルエッジトリガ
IDYR	I	IP出力タイミング調整用 CR接続端子
IP	O	インデックスパルス出力信号

Table 3

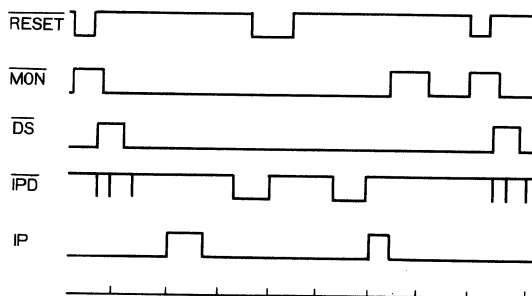


Fig.16

Pin Name	I/O	Function
HLS	I	ヘッドをディスク面に押しつける場合 “L”
HDN	O	吸引タイプ：パワーアップ時“H” ロータリタイプ：ヘッドダウン時“H”
HDL	O	吸引タイプ：パワーアップ時“H” ロータリタイプ：ヘッドアップ時“H”

Table 4

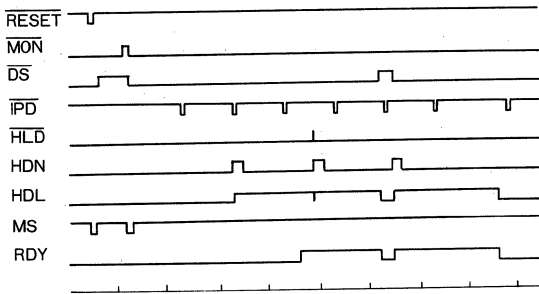


Fig.17 吸引タイプ

Pin Name	I/O	Function
HLD	I	カセットが差し込まれるとアクティブとなりローディングがスタート
HDN	O	オートロード用ステップの相 $\phi 24$ 出力
HDL	O	オートロード用ステップの相 $\phi 1A$ 出力 DCモータコントロール出力 “H”アクティブ
EJT	I	システムからのイジェクト信号 ドライブセレクトされているときのみ動作

Table 5

(HEAD LOAD)/AUTO LOAD (Table5, Fig.19参照)

特長

- 1) HLDが“H”のとき、CINが“H”になるまで回転します。
- 2) CIN, HLDがアクティブで、CMが入力されると、HLDがOFFになるまで回転します。

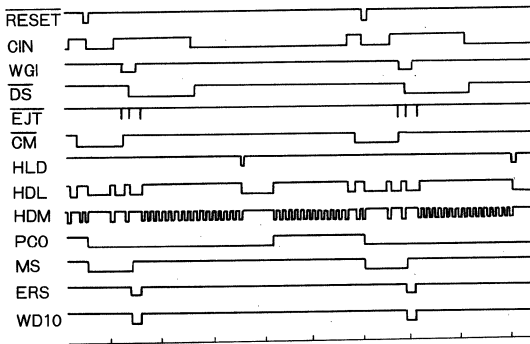


Fig.19 DC モータコントロール

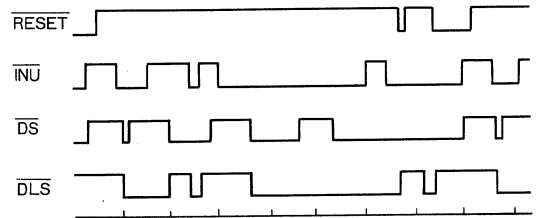


Fig.20 IUOPO=L
IUOPI=L

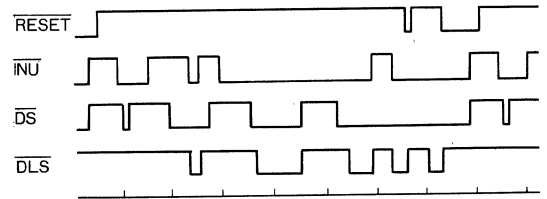


Fig.21 IUOPO=H
IUOPI=H

(4) INUSE LED (Table6, 7, Fig.20, 21, 22, 23参照)

システムに接続された複数台のFDDのうち現在使用されているFDDを示すものです。基本的には、このLED点灯中はディスクの着脱はできません。

特長

- 1) IUOP0, IUOP1の組合せにより 4種類のLED点灯モードをもっています。

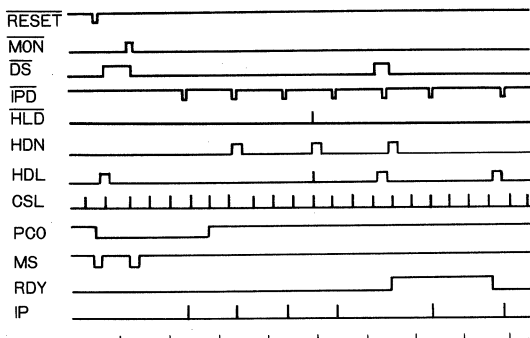


Fig.18 ロータリタイプ

Pin Name	I/O	Function
INU	I	システムインターフェース入力 IN USE
DLS	O	ドライブセレクトLEDのシンクドライバ
DS	I	システムインターフェース入力 DRIVE SELECT
IUOP0	I	LED点灯モード選択
IUOP1	I	LED点灯モード選択

Table 6

DLS出力モード	IUOP0	IUOP1	Function
I	L	L	ひげを除いたDSとINUとのAND
II	H	L	INUをDSの立ち下りでのLATCH
III	L	H	IIとひげを除いたDSのOR
IV	H	H	IとIIとのOR

Table 7

(5) READY (Table8, Fig.24参照)

ディスクがチャッキングされモータが安定回転して待ち受け状態にあることをいいます。

特長

- 1) 3.5インチ系でも5インチ系でもメディアのあるなしを判断できます。
- 2) ディスク回転数300rpmの場合D2S“L”とし、インデックスパルスが周期200ms程度で入り続けるとRDYは“H”になります。
ディスク回転数360rpmの場合D2S“H”とし、インデックスパルス周期が166ms程度で入り続けるとRDYは“H”になります。

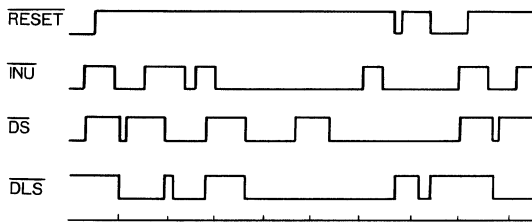


Fig.22 IUOPO=H
IUOPI=H

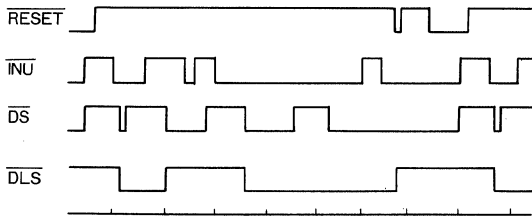


Fig.23 IUOPO=H
IUOPI=H

Pin Name	I/O	Function
RDY	O	メディアが入りモータが安定回転しているとき、ドライブセレクトされていると“H”となる CINがアクティブとなれば、CINアクティブ後動作する

Table 8

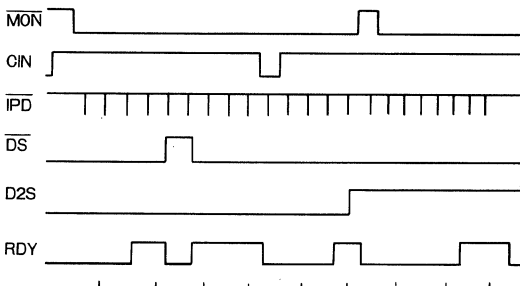


Fig.24

(6) WRITE (Table9, Fig.25, 26参照)

書き込みのための各種タイミング信号を発生します。

特長

1) RWICを使用する場合

WRITE GATEが閉じた後も10~20 μs間2 μsのクロックが出力されます。

2) ドライブセレクトされていて、モータが安定に回転していて、ライトプロテクトされていない、ライトゲートが開いた時しかWRITE DATAを出力しません。

*シーク…ヘッドを目的のシリンダ*へ送るモードのことで、現在のヘッドのいるシリンダ番号とを比較し、その大小で方向を決め必要数だけステップ信号を出しヘッドへ送る。

*シリンダ…両面ディスクにおいて、そのディスクのサイド0、サイド1の同一番号トラックのペアをシリンダと呼ぶ。

FDDの場合は、一つのシリンダに最大2本のトラックしかない。

片面FDDでは、シリンダとトラックは同じ意味で使用され、従来はトラックと呼ぶことが多かった。

(7) READ/(SIDE LATCH) (Table10, 11, Fig.27, 28参照)

読み込み状態の確認及びサイド0,サイド1の保持です。

特長

1) R/W ICからのREAD DATAをRD1に入力し、これにゲートをかけて出力します。これによりパワーセーブとなります。

イレーズ、ライト時、モータ停止時、リセット時はREAD DATAを出力しません。

2) READ DATA出力は、DSでゲートがかかっています。

Pin Name	I/O	Function
RDI	I	READ DATAの入力端子
RDO	O	READ DATAの出力端子

Table 10

Pin Name	I/O	Function
S11	I	SIDE1セレクトの入力。SIDE1のとき“L”
S00	O	
D2S	I	300rpmのとき“L”,360rpmのとき“H”

Table 11

Pin Name	I/O	Function
WDi	I	WRITE DATAの入力信号。立下りエッジ有効
RWIC	I	R/W ICを使う場合 "H"
WD00	O	RWIC = "H" の場合, WRITE DATAのRWICへの出力信号("L"エッジアクティブ)
WD10	O	RWIC = "H" の場合, WRITE GATEのRWICへの出力信号

Table 9

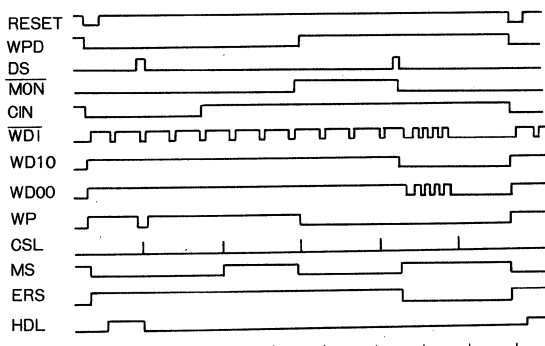


Fig.25 RWICを使用する場合

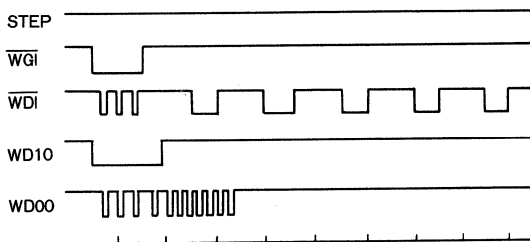


Fig.26

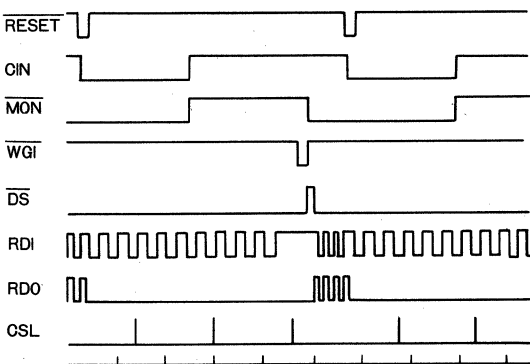


Fig.27

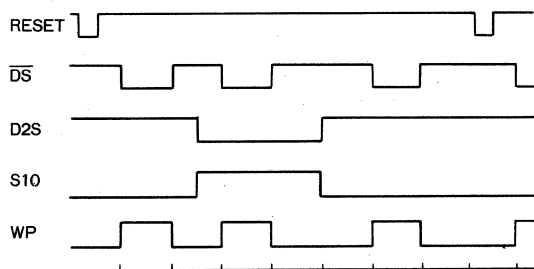


Fig.28

(READ) /SIDE LATCH

特長

- 1) D2Sを切換えることにより、2種類のモータ回転数に対応することが可能です。
- 2) サイドセレクトにより、両面ディスク装着時、ヘッドを切換えるだけでサイド0, サイド1のR/Wができます。
- 3) S00へS11がスルーで出力され、R/W ICのSIDE SELECT出力に入力されます。RESET時は、S00, S10共に"L" (HEADをSELECTしない)です。
- 4) ポストイレーズ中はS11が変化してもSIDE出力は切換えずに保持されます。

(8) ERASE (Table12, Fig.29, 30参照)

数種類のイレーズタイミングを発生します。

特長

- 1) イレーズタイミングを変えることができます (MODE参照)。
- 2) カセットセンサと同じタイミングでライトプロテクトを検出します。
- 3) WPは、電源投入時アクティブとなります。
- 4) ERSがアクティブとなるのは、ドライブセレクトされておりメディアが入っており、モータが回転しているときのみです。
- 5) 電源OFF時のメディア消しは、RESETによって禁止されます。

(9) STEP BUFFER (Table13参照)

ヘッドを任意のトラックへ移動させるステップングモータの制御信号を出します。

特長

- 1) ドライブセレクトされていなければステップパルスは受けつけません。
- 2) RESET中又は、リストアエラーを起こしたとき、ステップパルスは受けつけられません。
- 3) ポストイレーズ中に入力されたステップパルスを受けつけることが可能です。
- 4) PCOは、P/W系のパワーセーブに使われます。

Pin Name	I/O	Function
WPD	I	ライトプロテクトセンサ入力。“L”でライトプロテクト
WP	O	ライトプロテクト出力。“H”でライトプロテクト \overline{DS} でGATE
ERS	O	イレース出力。“H”でイレースON。R WIC=Hのときは反転
WGI	I	ライトゲート入力。“L”で書き込み許可
\overline{DS}	I	ドライブセレクト入力。“L”でドライブセレクト

Table 12



Fig.29

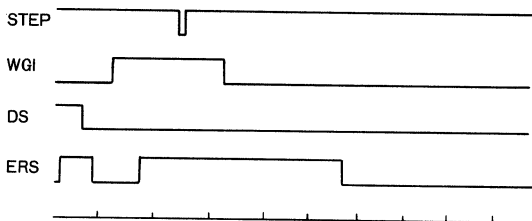


Fig.30

Pin Name	I/O	Function
STEP	I	STEP入力。正負どちらのバルスもマスクで対応可能
\overline{DIR}	I	シーク方向を決定。“H”外周シーク，“L”内周シーク
\overline{DS}	I	ドライブセレクト信号
PCS	I	パワーセーブを行うとき“H”
PCO	O	スピンドルモータの起動時に“L”

Table 13

(10) INTERNAL STEP (Table14参照)

STEP BUFFERを内部的にコントロールします。

特長

- 1) 励磁方式を選択できます (MODE 参照)。
- 2) 1トラックを何ステップで送るかを選択できます (MODE 参照)。
- 3) ステップレートを任意に設定できます (MODE 参照)。

(11) PHASE CHANGE (Table15参照)

各種励磁相切換え用パルス信号出力を出す。

特長

- 1) PH1A~PH2Bの切換えタイミングは、ステップモータ駆動用のバイポーラICの使用を考慮してあります。

(12) RESTORE (Table16, Fig.31, 32参照)

FDDが電源ON時、ヘッドをトラック00まで戻し、FDC内のTRACK COUNTERをリセットしてヘッド位置とカウンタを合わせる動作をします。

特長

- 1) リストア時のステップレートを変更することができません (MODE 参照)。
- 2) リストア開始後TKDが“H”ならば内周へシークします。しかし、内周へ16トラックシークしてもTKDが“L”にならなければリストアエラーとします。内周へ16トラックシークする前にTKDが“L”となれば、シークする方向を外周へ変えてシークします。このとき、(内周へシークしたステップ数)+(112ステップ)移動してもTKDが“H”とならなければリストアエラーとします。

(13) TRACK COUNTER (Table17, Fig.33, 34参照)

トラックの最外周(00トラック)を検出したり、トラックの数をカウントして現在ヘッドがどの位置にあるかを判別します。

特長

- 1) トラックカウンタにより、最内周トラックより内側へのシークを禁止できます。
- 2) GTXがアクティブとなるトラック数は44トラック以上です。

Pin Name	I/O	Function
TKLO	O	トラック00検出用センサ駆動パルス

Table 14

Pin Name	I/O	Function
PH1A	O	励磁相出力
PH1B	O	〃
PH2A	O	〃
PH2B	O	〃
PUPS	O	ステッピングモータパワーアップ出力
$\overline{\text{NKS}}$	I	1-2相駆動の場合“L”にすると、シーク動作をなめらかにするモードとなる

Table 15

Pin Name	I/O	Function
TKD	I	トラック00センサ入力
POR	I	リセット後にリストアを行うとき“H”とする

Table 16

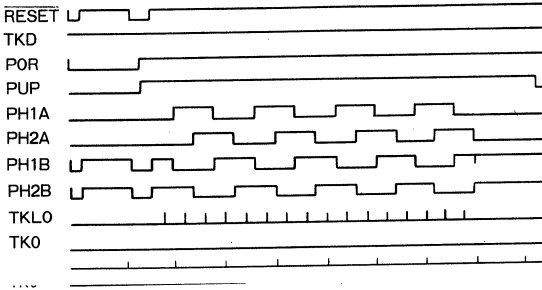


Fig.31

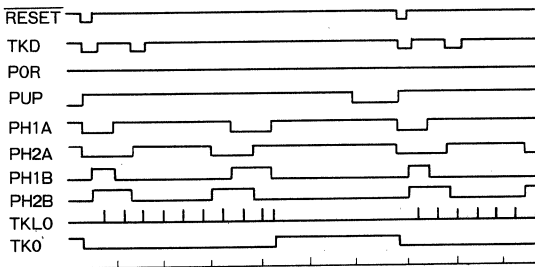


Fig.32

Pin Name	I/O	Function
TK0	O	トラック00にヘッドがあり、かつドライブセレクトされているとき“H”となる
$\overline{\text{DS}}$	I	ドライブセレクト入力
T80	I	Max.80トラック(片面)の機種のものは“H”とする
GTX	O	スイッチフィルタあるいは、書き込み電流制御用出力

Table 17

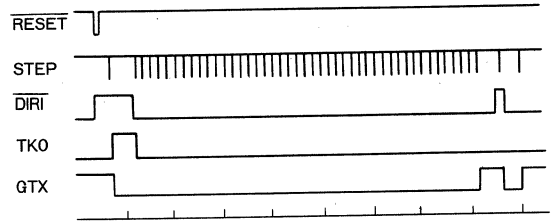


Fig.33

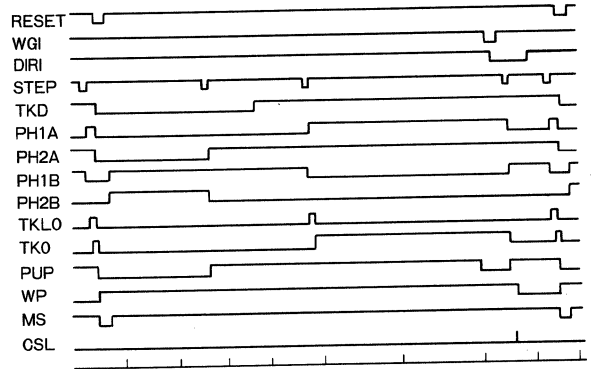


Fig.34

(14) POWER CONTROL (Table18参照)

特長

- 1) セットリング時間は、14msです。
- 2) PUPの出力モードを変更できます (MODE 参照)。

(15) MODE (1) (Table19~22参照)

DRV0=“H”ヘッドロード駆動 ロータリタイプ
 DRV1=“H”

(16) MODE (2) (Table23~25, Fig.35参照)

DRV0=“H”オートローダ駆動 DCモータコントロール
 DRV1=“L”

Pin Name	I/O	Function
PUP	O	パワーアップ信号。ステッパドライバのPOWER制御

Table 18

T80	リストア時の ステップレート	1トラックを何 ステップ送り	内 部 ステップレート	励磁方式	PUP出力 モード	最内周トラック 以上のシーク許可
“H”	4msec	2ステップ	—	2相	II	OK
“L”	8msec	2ステップ	3.0msec	2相	II	OK

Table 19

D2S	条 件
“H”	モータ起動時間が800msec以上となる機種 モータ回転数 360rpm
“L”	〃 以下 〃 〃 300rpm

Table 20

D2S	T80	イレーズタイミング (μs)		
		プリイレーズタイミング t ₁	ポストイレーズタイミング t ₂	ステップパルス入力直接の プリイレーズタイミング
“H”	“L”	160~180	520~540	t ₁ + (2920~2940)
“H”	“L”	160~180	520~540	t ₁ + (5800~5820)
“L”	“H”	360~380	920~940	t ₁ + (2920~2940)
“L”	“L”	360~380	920~940	t ₁ + (5800~5820)

Table 21

PUP出力モード	PCS	PSC	機 能
I	“L”	“L”	モータ回転時“H”
	“L”	“H”	常に“H”
	“H”	“L”	モータの起動時のみを除くモータ回転“H”
	“H”	“H”	モータ起動時以外“H”
II	Don't Care		シーク中及びセトリング中

Table 22

T80	リストア時の ステップレート	1トラックを何 ステップ送り	内 部 ステップレート	励磁方式	PUP出力 モード	最内周トラック 以上のシーク許可
“H”	4msec	2ステップ	1.5msec	1-2相	II	OK
“L”	8msec	2ステップ	3.0msec	1-2相	II	OK

Table 23

D2S	条 件
“H”	モータ起動時間が800msec以上となる機種 モータ回転数 360rpm
“L”	〃 以下 〃 〃 300rpm

Table 24

D2S	T80	イレースタイミング (μs)		
		ブリエースタイミング t_1	ポストイレースタイミング t_2	ステップパルス入力直接の ブリエースタイミング
"H"	"H"	160~180	520~540	$t_1 + (5800\sim5820)$
"H"	"L"	160~180	520~540	$t_1 + (5800\sim5820)$
"L"	"H"	360~380	920~940	$t_1 + (5800\sim5820)$
"L"	"L"	360~380	920~940	$t_1 + (5800\sim5820)$

Table 25

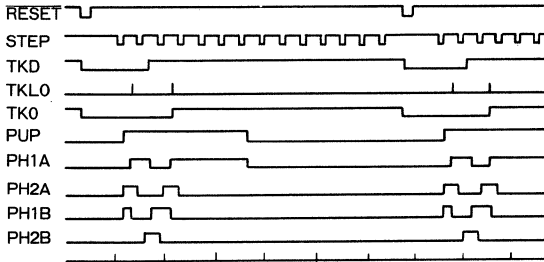


Fig.35

(17) MODE (3) (Table26~28参照)

DRV0=L ヘッドロード駆動 ノーマルタイプ

DRV1=H

T80	リストア時の ステップレート	1トラックを何 ステップ送り	内部 ステップレート	励磁方式	PUP出力 モード	最内周トラック 以上のシーク許可
"H"	4ms	1ステップ	—	2相	I	OK
"L"	8ms	2ステップ	3.0ms	2相	I	OK

Table 26

D2S	条 件
"H" "L"	モータ起動時間が800ms 以上となる機種 モータ回転数 300rpm

Table 27

D2S	T80	イレースタイミング (μs)		
		ブリエースタイミング t_1	ポストイレースタイミング t_2	ステップパルス入力直接の ブリエースタイミング
"H"	"H"	360~380	920~940	$t_1 + (2920\sim2940)$
"H"	"L"	360~380	920~940	$t_1 + (5800\sim5820)$
"L"	"H"	400~420	1040~1060	$t_1 + (2920\sim2940)$
"L"	"L"	400~420	1040~1060	$t_1 + (5800\sim5820)$

Table 28

(18) MODE (4) (Table29~31参照)

DRV0=L オートローダ駆動 DCモータコントロール

DRV1=L

T80	リストア時の ステップレート	1トラックを何 ステップ送り	内部 ステップレート	励磁方式	PUP出力 モード	最内周トラック 以上のシーク許可
"H"	8ms	2ステップ	3ms	2相	II	OK
"L"	8ms	2ステップ	3ms	2相	II	OK

Table 29

D2S	条 件
"H"	モータ起動時間が800ms 以上となる機種
"L"	モータ回転数 360rpm
	以下
	300rpm

Table 30

D2S	T80	イレースタイミング (μs)		
		プリイレースタイミング t ₁	ポストイレースタイミング t ₂	ステップパルス入力直接の プリイレースタイミング
"H"	"H"	160~180	520~540	t ₁ + (5800~5820)
"H"	"L"	160~180	520~540	t ₁ + (5800~5820)
"L"	"H"	360~380	920~940	t ₁ + (5800~5820)
"L"	"L"	360~380	920~940	t ₁ + (5800~5820)

Table 31

● 基本応用パワー回路図

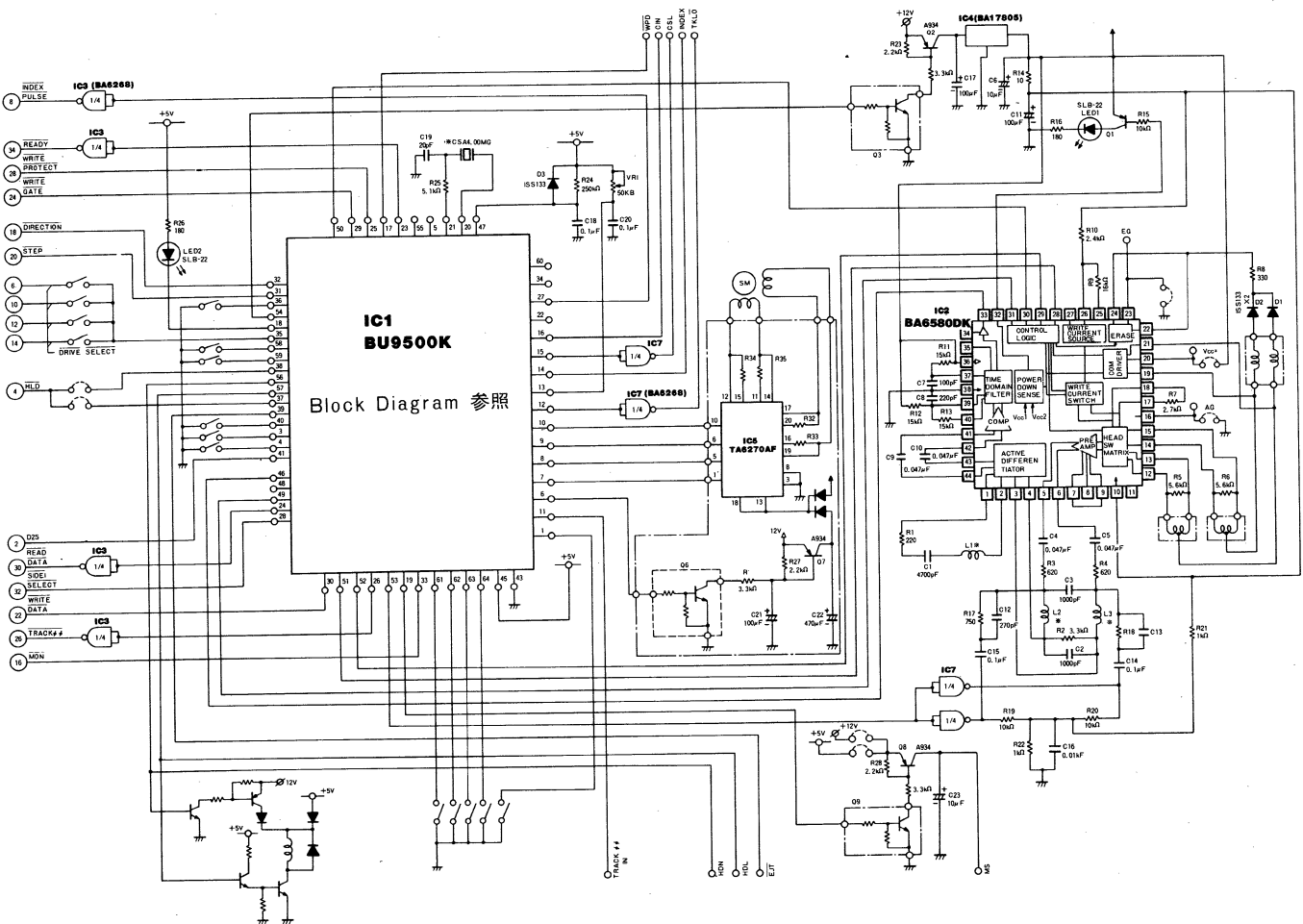


Fig. 36 5.25インチFDD応用回路図

※L1, L2, L3 : 560μH (RC-875-56K) (SUMIDA)

※CSA4.00MG (MURATA)

BA6580DK(リニアドライバIC)
BU9500K(コントローラIC)
(ロータリタインク使用時)

● 基本応用ボードパーツリスト

部 品 名	品 番	記 号	回 路 番 号
コントローラ用IC リード/ライト用IC 2入力NAND(7438相当) 3端子レギュレータ トランジスタアレイ	BU9500K BA6580DK BA6268 BA17805 TA6270AF	IC	1 2 3, 7 4 5
トランジスタ	2SA825 2SA934	Q	1 2, 7, 8
デジトラ	DTC114EA	Q	3, 4, 5, 6, 9
LED	SLB-22	LED	1, 2
Dip SW	8pin×2	DIP SW	1, 2
発振子	CSA4,00MG MURATA 相当品	X	1
ダイオード	1SS133	D	1, 2, 3
可変抵抗器	RVG0911V304-7-503M MURATA 相当品	VR	1
チョークコイル	RC-875-561K SUMIDA 相当品	L	1, 2, 3
炭素皮膜抵抗 1/4W	R20 10Ω 1kΩ 10kΩ 15kΩ 16kΩ 180Ω 200kΩ 220Ω 2.2kΩ 2.4kΩ 2.7kΩ 330Ω 3.3kΩ 5.1kΩ 5.6kΩ 620Ω 750Ω	R	14 21, 22, 32, 33, 34, 35 15, 19, 20 11, 12, 13 9 16, 26 24 1 23, 27, 28 10 7 8 2, 29, 30, 31 25 5, 6 3, 4 17, 18
電解コンデンサ	50V 470μF 16V 10μF 16V 100μF	C	22 6, 23 11, 17, 21
ポリエステル フィルムコンデンサ	50V 0.01μF 0.047μF 0.1μF	C	16 4, 5, 9, 10 14, 15, 18, 20
セラミックコンデンサ	50V 20pF 100pF 220pF 270pF 1000pF 4700pF	C	19 7 8 12, 13 2, 3 1

Table 32

● 基本応用
ボードパ
ターン図

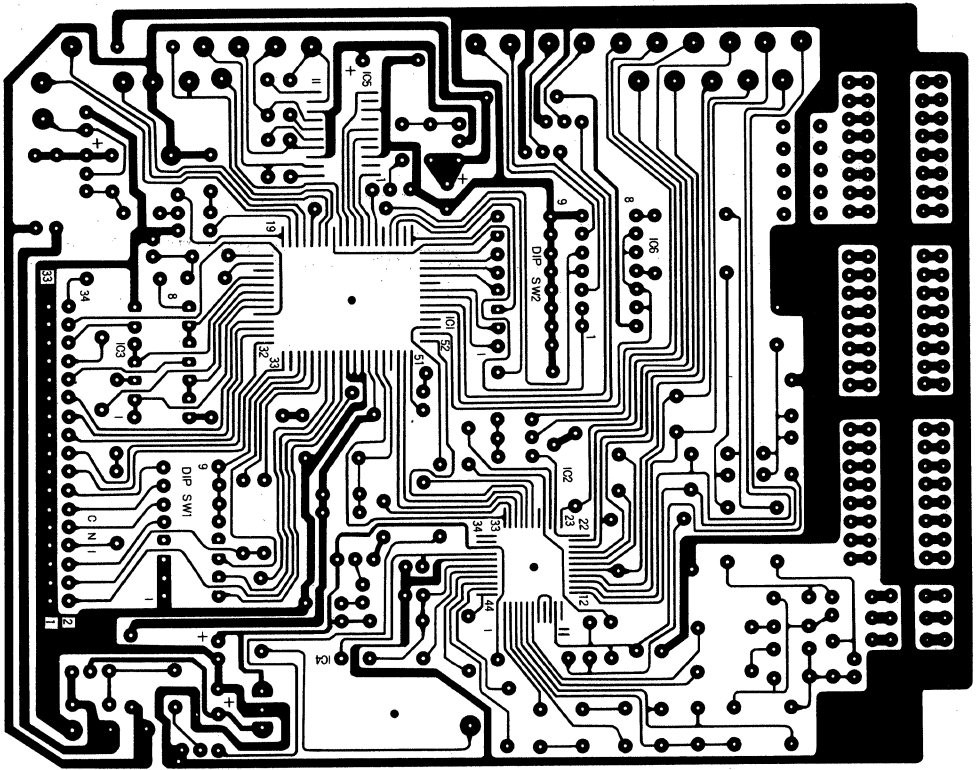


Fig.37

● 基本応用
ボード部
品配置図

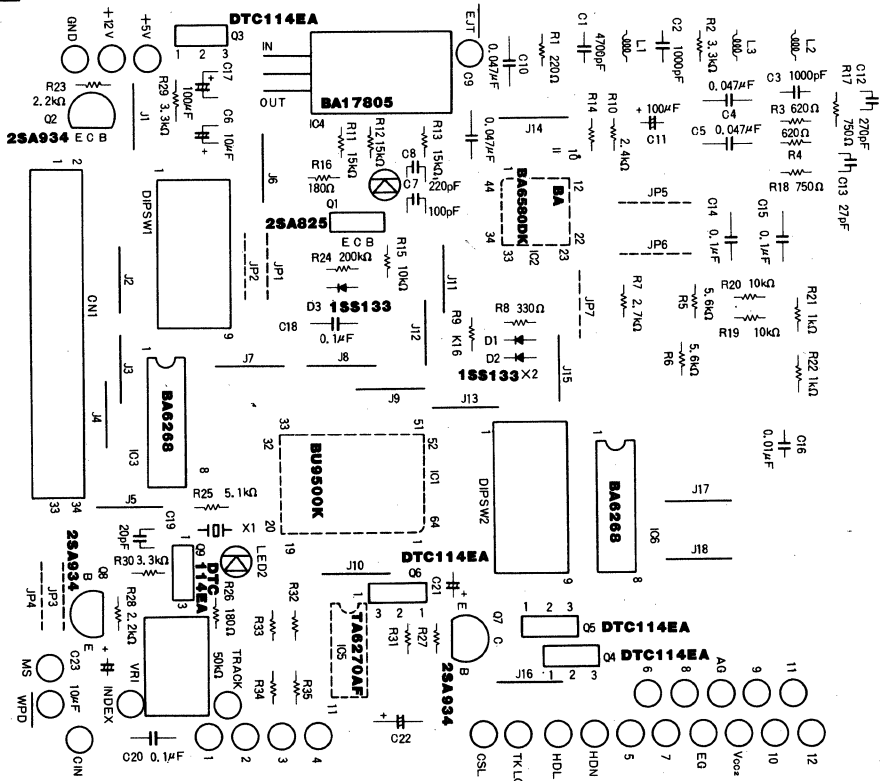


Fig.38

● スピンドルモータ駆動例

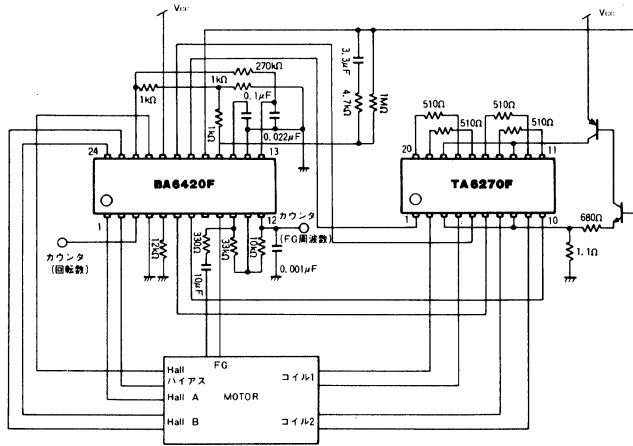


Fig.39

● ステッピングモータ駆動例

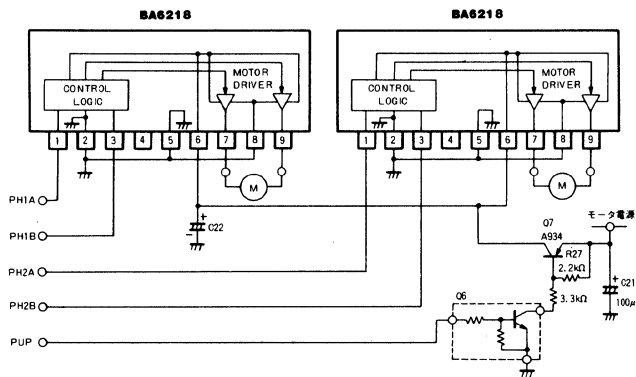


Fig.40

● 電気的特性曲線/Electrical Characteristic Curves

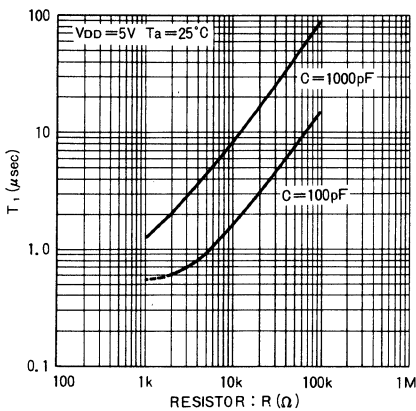


Fig.41 T_1 -C and R (TDFR タイミング範囲) 特性

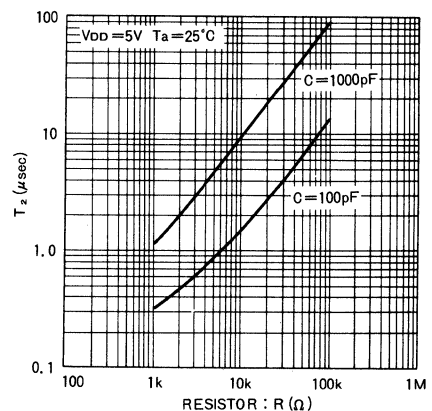


Fig.42 T_2 -C and R (RDPR タイミング範囲) 特性

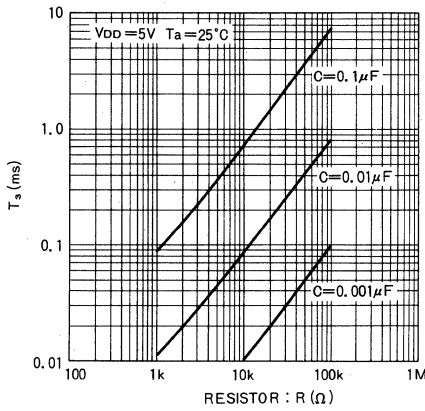


Fig.43 T_3 -C and R (IDYR タイミング範囲) 特性

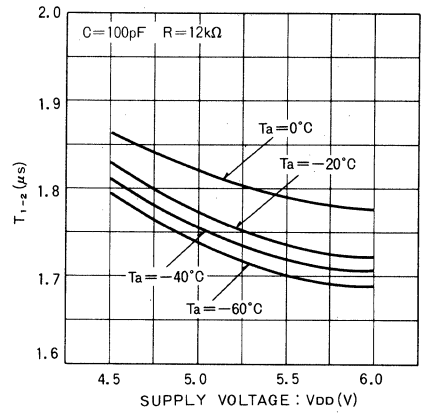


Fig.44 タイミング範囲1-2—電源電圧特性

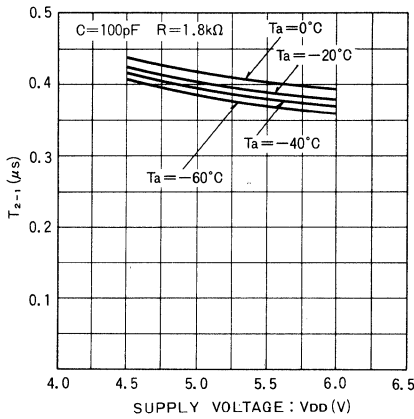


Fig.45 タイミング範囲2-1—電源電圧特性

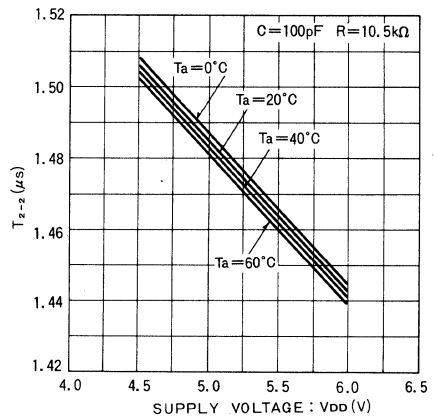


Fig.46 タイミング範囲2-2—電源電圧特性

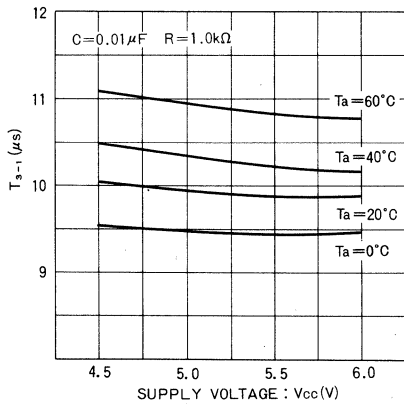


Fig.47 タイミング範囲3-1—電源電圧特性

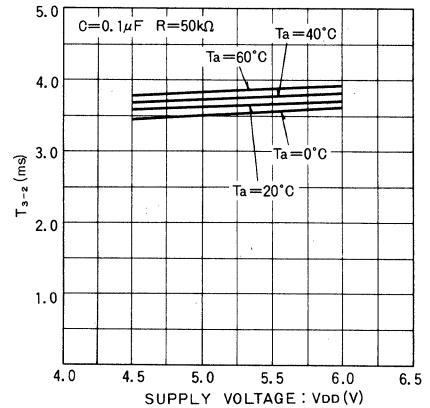


Fig.48 タイミング範囲3-2—電源電圧特性

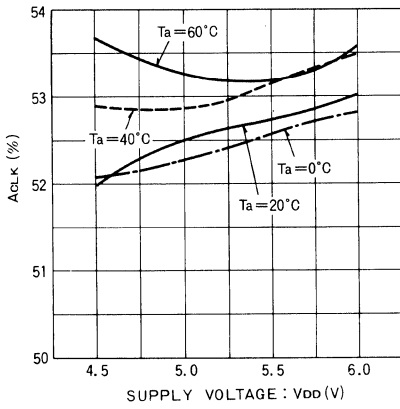


Fig.49 発振器デューティ比 - 電源電圧特性

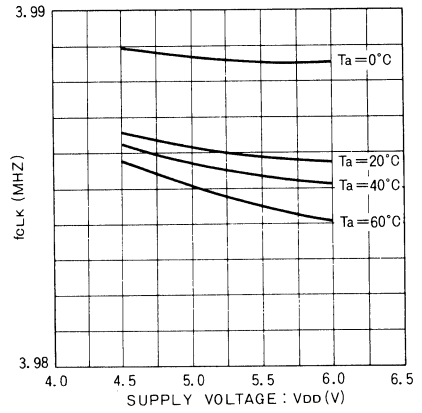


Fig.50 発振周波数 - 電源電圧特性

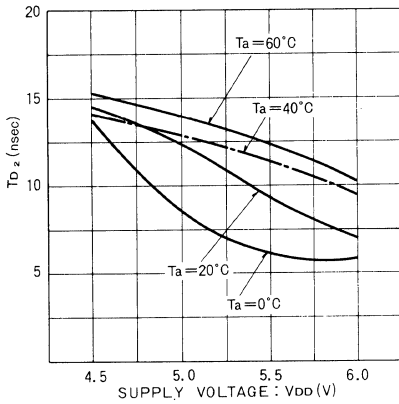


Fig.51 素子遅延1 - 電源電圧特性

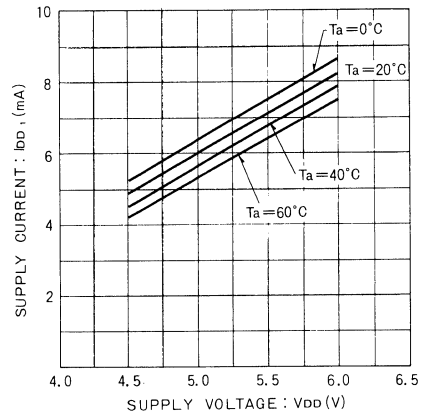


Fig.52 回路電流1 - 電流電圧特性

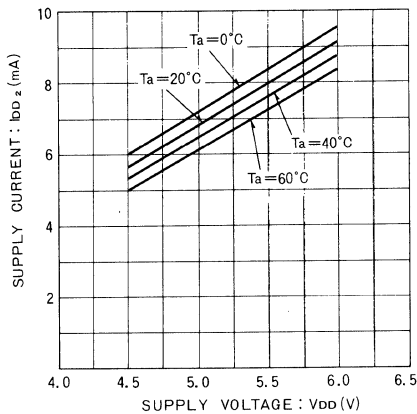


Fig.53 回路電流2 - 電流電圧特性

OA機器用

FDD

■ トランジスタアレイ TA6270AF

● ブロックダイアグラム/Block Diagram

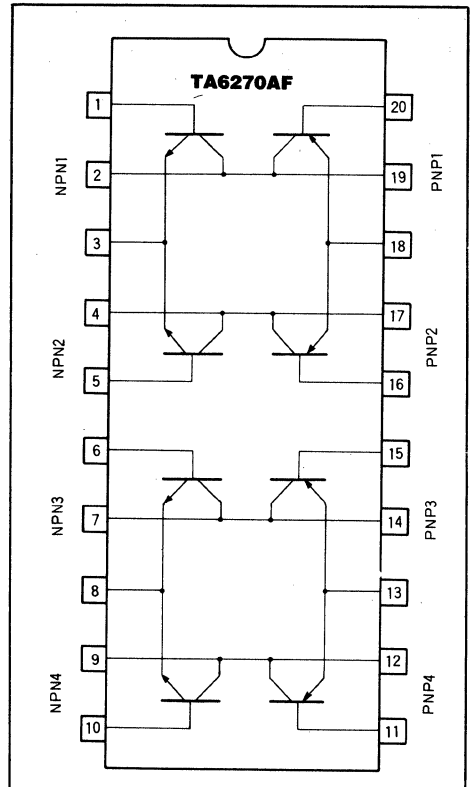
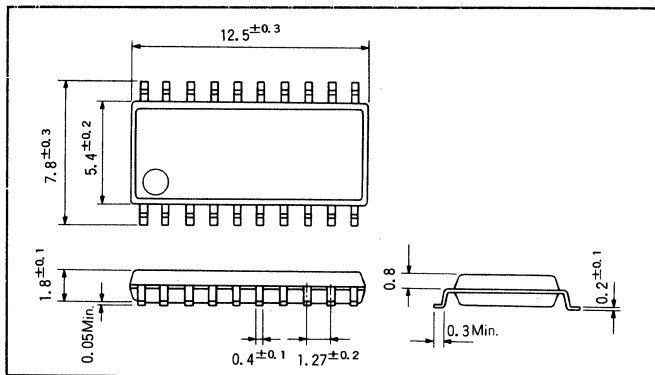
● 特長

- 1) $V_{CE(sat)}$ が低い。
- 2) モータドライブ用ブリッジ回路が構成しやすい。
- 3) セットの小型化, 高信頼化が得られる。
- 4) パッケージは, MF20pinの小型である。

● 用途

モータ駆動回路, ソレノイド駆動

● 外形寸法図/Dimension (Unit : mm)



● 絶対最大定格/Absolute Maximum Ratings (Ta=25°C)

Parameter	Symbol	Limits	Unit
電源電圧	V_{CEO}	25	V
許容損失	P_d	800 *	mW
動作温度範囲	T_{opr}	-25~75	°C
保存温度範囲	T_{stg}	-55~150	°C
エミッタ・ベース間電圧	V_{EBO}	5	V
コレクタ電流	I_C	1.5	A

*プリント基板実装時のパッケージパワー。

● 電気的特性/Electrical Characteristics (Ta=25°C)

Parameter	Symbol	Min.	Typ.	Max.	Unit	Conditions
コレクタ, エミッタ降伏電圧	V_{CEO}	25	—	—	V	$I_C = 1mA$
コレクタ, ベース降伏電圧	V_{CBO}	25	—	—	V	$I_C = 50 \mu A$
エミッタ, ベース降伏電圧	V_{EBO}	5	—	—	V	$I_E = 50 \mu A$
コレクタシャ断電圧	I_{CBO}	—	—	1	μA	$V_{CB} = 20V$
エミッタシャ断電圧	I_{EBO}	—	—	1	μA	$V_{EB} = 4V$
コレクタ, エミッタ飽和電圧 (NPN)	$V_{CE(sat)}$	—	0.17	—	V	$I_C/I_B=0.5A/5mA$
コレクタ, エミッタ飽和電圧 (PNP)	$V_{CE(sat)}$	—	0.2	—	V	$I_C/I_B=0.5A/5mA$
直流電流増幅率 (NPN)	h_{FE}	—	400	—	—	$V_{CE}/I_C=3V/100mA$
直流電流増幅率 (PNP)	h_{FE}	—	200	—	—	$V_{CE}/I_C=3V/100mA$

注: PNPは一符号を省略